

PAT-NO: JP407201634A
DOCUMENT-IDENTIFIER: JP 07201634 A
TITLE: CERAMIC CHIP DEVICE

PUBN-DATE: August 4, 1995

INVENTOR-INFORMATION:

NAME	COUNTRY
HARADA, HIROSHI	

INT-CL (IPC): H01G004/12 , H01F017/00

ABSTRACT:

PURPOSE: To eliminate solder bridge at the time of soldering to a printed board by connecting the inner electrode internally through a hole made through a ceramic layer and forming the terminal electrodes only at the opposite end parts on the surface and the rear surface to be soldered.

CONSTITUTION: The ceramic chip device comprises a multilayer ceramic capacitor body 11 and terminal electrodes 12, 12' and 13, 13'. The body 11 comprises dielectric ceramic layers 14-1,... 14-7 and inner electrodes 15-1, 15-2, 15-3 and 16-1, 16-2, 16-3 of conductor layers formed therebetween. The inner electrodes 15-1, 15-2 and 15-3 are connected through a through hole 17 with the terminal electrodes 12, 12' whereas the inner electrodes 16-1, 16-2 and 16-3 are connected through a through hole 18 with the terminal electrodes 13, 13' thus forming a capacitor as a whole. This structure eliminates solder bridge at the time of soldering to a printed board thus inhibiting production of failed product.

COPYRIGHT: (C)1995,JPO

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-201634

(43)Date of publication of application : 04.08.1995

(51)Int.Cl.

H01G 4/12
H01F 17/00

(21)Application number : 05-336698

(71)Applicant : TDK CORP

(22)Date of filing : 28.12.1993

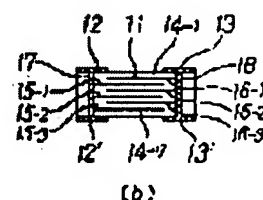
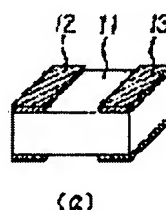
(72)Inventor : HARADA HIROSHI

(54) CERAMIC CHIP DEVICE

(57)Abstract:

PURPOSE: To eliminate solder bridge at the time of soldering to a printed board by connecting the inner electrode internally through a hole made through a ceramic layer and forming the terminal electrodes only at the opposite end parts on the surface and the rear surface to be soldered.

CONSTITUTION: The ceramic chip device comprises a multilayer ceramic capacitor body 11 and terminal electrodes 12, 12' and 13, 13'. The body 11 comprises dielectric ceramic layers 14-1,... 14-7 and inner electrodes 15-1, 15-2, 15-3 and 16-1, 16-2, 16-3 of conductor layers formed therebetween. The inner electrodes 15-1, 15-2 and 15-3 are connected through a through hole 17 with the terminal electrodes 12, 12' whereas the inner electrodes 16-1, 16-2 and 16-3 are connected through a through hole 18 with the terminal electrodes 13, 13' thus forming a capacitor as a whole. This structure eliminates solder bridge at the time of soldering to a printed board thus inhibiting production of failed product.



LEGAL STATUS

[Date of request for examination] 11.12.2000

[Date of sending the examiner's decision of] 14.05.2002

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's 2002-010447
decision of rejection]

[Date of requesting appeal against examiner's 11.06.2002
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-201634

(43) 公開日 平成7年(1995)8月4日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 G 4/12	3 4 9			
H 0 1 F 17/00		D 8123-5E		

審査請求 未請求 請求項の数5 O L (全 5 頁)

(21) 出願番号 特願平5-336638

(22) 出願日 平成5年(1993)12月28日

(71) 出願人 000003067

ディーディーケー株式会社

東京都中央区日本橋1丁目13番1号

(72) 発明者 原田 拓

東京都中央区日本橋一丁目13番1号ディー
ディーケー株式会社内

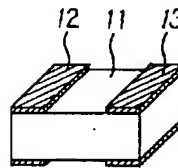
(74) 代理人 弁理士 南條 眞一郎

(54) 【発明の名称】 セラミックチップ部品

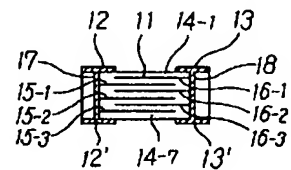
(57) 【要約】 (修正有)

【目的】 プリント基板に半田付けする場合に半田ブリッジの発生がなく、製造工程数が少なく、製品不良の発生も少なくする。

【構成】 セラミック層を積層し、積層されたセラミック層の間に内部電極が形成され、内部電極が外部電極に接続されたセラミックチップ部品の外部電極をセラミックチップ部品が半田付けされる面のみに形成する。セラミックチップ部品の内部電極をセラミック層を貫通して形成されたスルーホール内の導体によって電氣的に接続し、この導体を外部電極に接続する。これにより、半田が端子電極の半田付け部以外の部分に付着することに起因する半田ブリッジの発生がなくなる。また、端子電極は生のセラミック素体に印刷手段により形成し、セラミック焼成時に同時に焼き付けられるから、端子電極を焼き付ける工程が不要でメッキ工程も不要であるからメッキ液が部品中に侵入し、製品不良が発生することもない。



(a)



(b)

【特許請求の範囲】

【請求項1】 積層されたセラミック層の間に内部電極が形成されたセラミックチップ部品であって、前記セラミック層にはスルーホールが形成され、前記スルーホール内に導電体が充填され、前記内部電極と前記導電体が電氣的に接続され、前記外部電極は前記セラミックチップ部品が半田付けされる面のみに形成され、前記導電体が前記外部電極に接続されたセラミックチップ部品。

【請求項2】 前記内部電極がセラミックチップ部品の外周部に露出していない請求項1記載のセラミックチップ部品。

【請求項3】 前記セラミック層が誘電体であり、前記内部電極がコンデンサ電極である請求項1又は請求項2記載のセラミックチップ部品。

【請求項4】 前記セラミック層が絶縁体であり、前記内部電極が抵抗体である請求項1又は請求項2記載のセラミックチップ部品。

【請求項5】 前記セラミック層が絶縁体であり、前記内部電極がインダクタである請求項1又は請求項2記載のセラミックチップ部品。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本願発明は表面実装部品(Surface Mounting Device=SMD)であるセラミックチップ部品の構造に係るものである。

【0002】

【従来の技術】各種電子装置の普及が進む中で、これらの装置の小型軽量化が急速に進んでいる。特に、カメラ一体型VTR、携帯電話器、ノート型パーソナルコンピュータ、パームトップ型コンピュータ等携帯することを目的とする電子装置においては小型軽量化の速度が著しい。このような電子装置の小型軽量化が進められる中で使用される各種電子部品の小型軽量化が進められるとともに、電子部品を実装する手段も従来のプリント基板に設けられたスルーホールに使用される電子部品のピンを挿入し半田付けするものから、プリント基板上に設けられた導電パターンのランドに電子部品を載置・半田付けする表面実装技術(Surface Mounting Technology=SMT)へと変化している。

【0003】このSMTにおいて用いられる電子部品は表面実装部品(Surface Mounting Device=SMD)と総称され、半導体部品はもちろんのことコンデンサ、抵抗器、インダクタ、フィルタ等があり中でも特に小型の部品であるコンデンサ及び抵抗器はセラミックチップ部品と呼ばれている。セラミックチップ部品の大きさには種々のものがあるが、現在実用されているセラミックチップ部品で最小のものは「1005」と呼ばれる0.5mm、長さ1.0mmの大きさである。

【0004】一方、主要電子部品であるICのピン間隔は以前はICピッチと呼ばれる2.54mm(1/10インチ)あるいは3.175mm(1/8インチ)が殆どであったが、現在はハーフピッチと呼ばれる1.27mm(1/20インチ)のものが主流となっている。一括リフロー半田付けの技術的限界は0.5mmピッチと言われていたが、現在の技術的要求としては1mmに4本すなわち0.25mmピッチの配線が求められており、実際に0.4mmあるいは0.3mmピッチも試験的に行われている。

【0005】また、部品が取り付けられているプリント基板上の部品が取り付けられるランドパターンの間に通される回路パターン数は従来のICピッチのピン間に3本であったが、最近では5本通すことが行われている。この時の回路パターンの幅は0.1mm、パターン同士の間隔は0.154mm程度である。また、ハーフピッチの場合には従来1本であった回路パターンが2本になっている。

【0006】代表的なセラミックチップ部品である積層セラミックコンデンサの外観を図1(a)に、断面構造を同(b)に示す。この積層セラミックコンデンサは直方体形状の本体1と、本体1の1組の対向面全体を覆って形成された端子電極2、3から構成されている。この本体1は、BaTiO₃-Nb₂O₅系セラミック誘電体層4-1、4-2・・・4-7とこれらの誘電体層の間に形成されたPd、Ag-Pd合金、Ni等の導電体層からなる6枚の内部電極5-1、5-2、5-3及び6-1、6-2、6-3から構成されており、直方体形状の両端部を覆って端子電極2及び3が形成されている。内部電極5-1、5-2及び5-3は端子電極2に接続されており、内部電極6-1、6-2及び6-3は端子電極3に接続され、このことにより内部電極5と6の間に形成されたコンデンサが並列接続され、全体で1個のコンデンサが形成されている。

【0007】端子電極2、3は焼成されたセラミック本体1に印刷塗布された導電ペイントを焼成するかあるいは焼成されたセラミック本体1に金属板を嵌挿することによって形成されており、この端子電極2、3の外側にはニッケルメッキが施され、さらに積層セラミックコンデンサをプリント基板に実装する際に良好な半田付けを得るために錫メッキあるいは半田メッキが施されている。

【0008】このように狭い間隔のプリントパターンを有するプリント基板にセラミックチップ部品を固定する場合に半田付けが重要な問題になり、特に半田付けをフローソルダリング法によって行う場合には溶融した半田によって形成される半田フィレットによって接続されてはならないパターンが接続されてしまう「半田ブリッジ」が形成されることがあり、そのような場合には修復不能な不良品を発生させることになる。

【0009】半田ブリッジが形成される過程を図3により説明する。図3に示されたのは、プリント基板の両面

にチップ部品とリード付部品を混在させて実装する混在実装方式の工程例である。ガラスエポキシ板等から形成されたプリント基板20のA面、B面の両面には銅箔等からなるプリントパターンパッド21A、21Bが形成され、パッド21A、21Bの一部にはチップ部品を半田付けするためのランド22A、22B及びリード付き部品のリードが半田付けされるランド23A、23Bが形成されている。プリントパターンパッド21A、21Bのうちランド22A、22B、23A、23B以外の部分には半田が付着するのを防止するソルダレジスト24A、24Bが形成されており、パッド21Aとパッド21Bはスルーホール25によって接続されている。

【0010】初めに、A面にチップ部品を固定するための紫外線硬化型接着剤26が上側の面である部品取付位置に塗布される(a)。次に、チップ部品1Aを接着剤26に付着させ(b)、紫外線27を照射することにより接着剤26を硬化させ(c)、チップ部品を接着する。このようにしてA面のチップ部品の取付が終了する。

【0011】B面にチップ部品を取り付けるためにプリント基板を裏返してB面を上側とし(d)、B面のランド22B、22Bにクリーム半田28、28を塗布する。次に、チップ部品1Bをクリーム半田28、28に付着させ、チップ部品を仮固定する(e)。このようにしてB面のチップ部品の取付が終了する。

【0012】このようにチップ部品が取り付けられたB面の半田付けを行う。この半田付けは赤外線29を用いたリフローソルダリング法で行われ、クリーム半田が溶融し30、30で示される半田接合部が形成され(f)、B面の半田付けは終了する。

【0013】B面の半田付けが終了すると、B面側からスルーホール25、25にリード付部品31のリード線32、32を挿入する。このようにしてA面のチップ部品の取付が終了する(g)。

【0014】このようにしてチップ部品1Aとリード付部品31とが取り付けられたA面の半田付けを行うが、この半田付けはA面の半田付けと異なり、溶融半田槽を用いたフローソルダリング法で行われ、チップ部品1Aとリード付部品31とが取り付けられたA面に半田槽の溶融半田が接触し付着することにより半田接合部33、33及び34、34が形成され、A面の半田付けが終了する。

【0015】このようにしてプリント基板20にチップ部品1A、1B及びリード付部品31が半田付けにより取り付けられるが、この際図4に示されたようにセラミックチップ部品の電極端子に施されている錫メッキあるいは半田メッキ部にも溶融した半田が付着し、その付着半田の量が多いときにソルダレジストを越えて溶融半田が隣接するランドにはみ出し、半田ブリッジ35Aあるいは35Bが形成されることがある。この半田ブリッジ

を除去することは非常に困難であり、特にチップ部品が高密度に実装されている場合には全く不可能である。そのため、半田ブリッジが生じたプリント基板は廃棄せざるを得ない。

【0016】また、従来のセラミックチップ部品の端子電極は内部電極が露出されて焼成されたセラミック本体の端部に導電ペイントを印刷塗布・焼成するかあるいは焼成されたセラミック本体2に金属キャップを嵌挿することによって形成されている。そして、セラミックチップ部品をプリント基板に実装するため端子電極にニッケルメッキが施され、さらに積層セラミックコンデンサ1をプリント基板に実装するために錫メッキあるいは半田メッキが施されているため、露出した内部電極を介してセラミックチップ部品の製造工程数が多く、メッキ工程においてメッキ液が部品中に侵入し、製品不良が発生することがある。

【0017】

【発明の概要】本願においては、プリント基板に半田付けする場合に半田ブリッジが発生することがなく、製造工程数が少なく、製品不良が発生することが少ないセラミックチップ部品の構造を提供する。

【0018】そのために、本発明においてはセラミックチップ部品の表面の端子電極をセラミックチップ部品の両端部の全体を覆うものから、半田付けがなされる上下面の両端部だけに限定して形成されたものにし、内部電極を外部電極によって外部で接続するものから、スルーホールによって内部で接続するものにする。

【0019】このように構成すると、半田が端子電極の半田付け部以外の部分に付着することに起因する半田ブリッジの発生がなくなる。また、端子電極は生のセラミック素体に印刷手段により形成し、セラミック焼成時に同時に焼き付けられるから、端子電極を焼き付ける工程が不要となる。そして、メッキ工程も不要であるからメッキ工程においてメッキ液が部品中に侵入し、製品不良が発生することもない。

【0020】

【実施例】図により本願発明の実施例を説明するが、この実施例においては従来例と同様に最も代表的なセラミックチップ部品であるセラミックコンデンサを示す。本発明の実施例である積層セラミックチップコンデンサの外観を図2(a)に、断面構造を同(b)に示す。この積層セラミックコンデンサは図1に示された従来の積層セラミックコンデンサと同様に、直方体形状の本体11と、本体11の上下の対向面に各々形成された端子電極12、12'及び13、13'から構成されている。

【0021】この本体11は、 $\text{BaTiO}_3\text{-Nb}_2\text{O}_5$ 系セラミック誘電体層14-1、14-2・・・14-7とこれらの誘電体層の間に形成されたPd、Ag-Pd合金、Ni等の導電体層からなる6枚の内部電極15-1、15-2、15-3及び16-1、16-2、16-3から構成さ

れている。内部電極15-1, 15-2及び15-3はスルーホール17によって端子電極12及び12'に接続されており、内部電極6-1, 6-2及び6-3はスルーホール17によって端子電極3に接続されている。このことにより内部電極15と16の間に形成されたコンデンサが並列接続され、全体で1個のコンデンサが形成されている。

【0022】本願発明のセラミックチップ部品を図3に示された混在実装方式において用いた場合の半田付け状態を図5に示す。この図においても図3と同様にプリント基板20にセラミックチップ部品10A, 10B及びリード付部品31が半田付けにより取り付けられる。このときに行われる半田付け方法すなわちリフロー半田付け法及びフロー半田付け法は図3の場合と同じであるから、リード付部品31の半田付け状態は変わらない。

【0023】しかし、本発明のセラミックチップ部品10A, 10Bの電極端子12, 12', 13, 13'は従来のセラミックチップ部品1A, 1Bの電極端子2, 3がセラミックチップ部品1A, ABの端部の全体を覆っているのに対し、半田付けがなされる部分のみに形成されている。そのため半田付けがなされる部分のみに半田層36A, 36A, 36B, 36Bが形成され、それ以外の面に半田が付着することはない。したがって、従来のもののように付着半田の量が多くソルダレジストを越えて溶融半田が隣接するランドにはみ出し、半田ブリッジが形成されるということがない。また、半田の消費量も少ない。

【0024】そして、電極端子の形成は生のセラミック素体に印刷し、セラミックを焼成する時に同時に焼き付けて形成することができるから、従来のもののように電極端子を焼き付けるために焼成する工程が不要となる。また、セラミックチップ部品の周辺部に内部電極が露出しないように構成した場合には、端子電極にニッケルメッキを施す工程において従来のもののように露出した内部電極を介してメッキ液が部品中に侵入することによる製品不良の発生がない。

【0025】図6により本発明セラミックチップ部品の製造工程についてチップコンデンサを例に挙げて説明する。初めに、樹脂フィルム上に(g)に示すような外部電極12'及び13'となる導電塗料を印刷する。その上に、(f)に示すようなスルーホール19-3及び20-3が形成されるようにセラミックグリーンシート14-3を形成する。(e)に示すように、スルーホール20-3に導電体18-2となる導電ペーストを充填する。なお、スルーホール19-3にも導電ペーストが充填される。さらに、セラミックグリーンシート14-3上に内部電極15-1となる導電塗料を印刷する。その上に、(d)に示すようなスルーホール19-2及び20-2が形成されるようにセラミックグリーンシート14-2を形成する。スルーホール19-2に導電ペースト17-1を充填するととも

に、セラミックグリーンシート14-2上に内部電極16-1となる導電塗料を印刷する。(c)に示すように、スルーホール19-2に導電体17-1となる導電ペーストを充填する。なお、スルーホール20-2にも導電ペーストが充填される。さらに、セラミックグリーンシート14-2上に内部電極16-1となる導電塗料を印刷する。その上に、(b)に示すようなスルーホール19-1及び20-1が形成されるようにセラミックグリーンシート14-1を形成する。スルーホール19-1及び20-1に導電体となる導電ペーストを充填するとともに、(a)に示すようにセラミックグリーンシート14-1上に外部電極12及び13となる導電塗料を印刷する。

【0026】積層数を多くする場合には(f)~(c)の工程を繰り返す。このように形成された生のセラミックチップ部品素体は切断され乾燥された後に、焼成される。この焼成によりスルーホールに充填された導電ペーストが一体となって導電体が形成され、この導電体と内部電極及び外部電極が電気的に接続されるとともにセラミック同士が一体になる。なお、内部電極15及び16の外縁部はセラミックグリーンシートの外縁部に接しないように構成することにより、半田付けにおける半田ブリッジの発生はより効果的に抑制される。また、スルーホールは接続の確実性および直流抵抗を小さく且つ内部電極との重なり面積を大きくするため短辺方向に横長にできるだけ大きく形成する。

【0027】以上説明した実施例においては本願発明をチップコンデンサに適用した場合について説明した。しかし、チップ抵抗器、チップインダクタ、チップフィルタ等他のセラミックチップ部品においても実装時の半田ブリッジの問題、工程数の問題、メッキ液の問題は存在する。したがって、これらのセラミックチップ部品に対しても本願発明が適用可能であることはいうまでもない。また、以上説明した実施例では内部電極を印刷法で形成したが、この他にグリーンシートを用いることもできる。

【0028】

【発明の効果】以上説明したように本願発明のセラミックチップ部品は、プリント基板に半田付けする場合に半田ブリッジが発生することがなく、製造工程数が少なく、製品不良が発生することが少ない。この他に、次に述べるような効果を得ることができる。積層工程でスルーホールを形成し、このスルーホールを用いて導電体を形成しているため、外部電極と内部電極との間の確実な接続が行われ、断線の危険性が小さい。ハンダの消費量が少なく、ハンダが上まで上がる恐れがないので、たわみ応力に耐える。外部電極はセラミック本体を焼成する際に同時に焼成されるため、外部電極形成のためだけの印刷-焼付工程が不要である。またNiメッキも不要のため、工程数が少ない。

【図面の簡単な説明】

【図1】従来例の積層セラミックコンデンサの外観図及び一部破断斜視図。

【図2】本発明実施例の積層セラミックコンデンサの外観図及び一部破断斜視図。

【図3】混在実装方式の工程図。

【図4】従来のセラミックチップ部品によって半田ブリッジが形成された状態の説明図。

【図5】本発明のセラミックチップ部品によって半田ブリッジが形成されない状態の説明図。

【図6】本発明のセラミックチップ部品の製造方法説明

図。

【符号の説明】

1 積層セラミックコンデンサ本体

2, 3, 12, 12', 13, 13' 端子電極

4-1, 4-2, ... 4-7, 14-1, 14-2, ... 14

-7 誘電体層

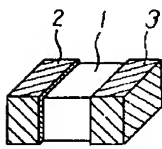
5-1, 5-2, 5-3, 6-1, 6-2, 6-3, 15-1, 15-

2, 15-3, 16-1, 16-2, 16-3 内部電極

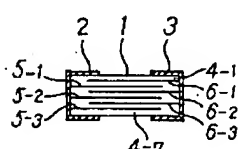
17, 18 導電体

19, 20 スルーホール

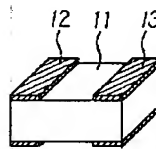
【図1】



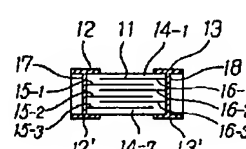
(a)



(b)



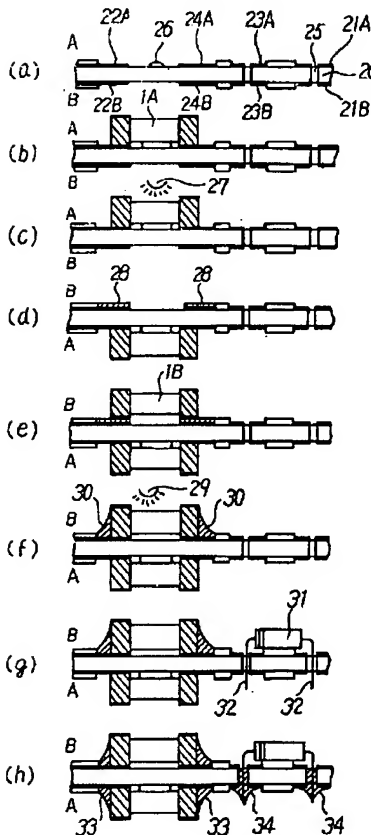
(a)



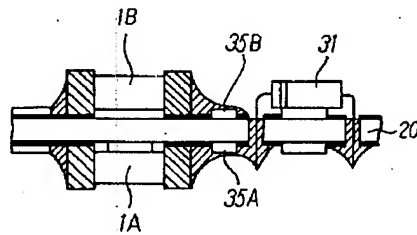
(b)

【図2】

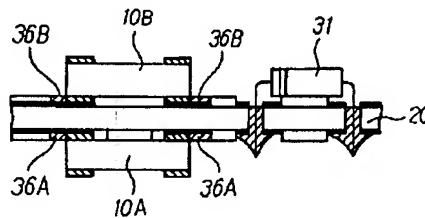
【図3】



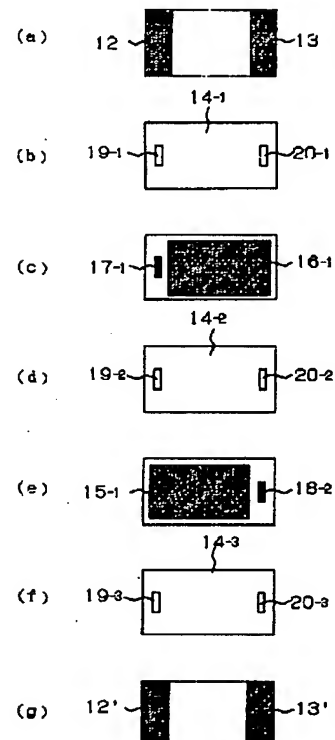
【図4】



【図5】



【図6】



* NOTICES *

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] The invention in this application relates to the structure of the ceramic chip which is a surface mounted device (Surface Mounting Device=SMD).

[0002]

[Description of the Prior Art] While the spread of various electronic instruments progresses, small lightweight-ization of these equipments is progressing quickly. Especially, in the electronic instrument aiming at things to carry, such as a camcorder/movie, a cellular-phone machine, a note type personal computer, and a palmtop type computer, the rate of the formation of small lightweight is remarkable. While small lightweight-ization of the various electronic parts used while small lightweight-ization of such an electronic instrument is advanced is advanced, it is changing from what inserts and solders the pin of the electronic parts used for the through hole where a means to mount electronic parts was also formed in the conventional printed circuit board to the surface mount technology (Surface Mounting Technology=SMT) which lays and solders electronic parts to the land of the electric conduction pattern prepared on the printed circuit board.

[0003] The electronic parts used in this SMT are named a surface mounted device (Surface Mounting Device=SMD) generically, there are a capacitor, a resistor, an inductor, a filter, etc. not to mention semiconductor components, and especially the capacitor and resistor that are small components are called the ceramic chip especially. Although there are various things in the magnitude of a ceramic chip, the thing minimum with the ceramic chip by which current practical use is carried out is 0.5mm and the magnitude with a die length of 1.0mm which are called "1005."

[0004] The 1.27mm (1/20 inch) thing of current to which they is called half pitch although 2.54mm (1/10 inch) to which pin spacing of IC which is main electronic parts on the other hand is called IC pitch before, or 3.175mm (1/8 inch) were most is in use. Although the technical limitation of package reflow soldering was called 0.5mm pitch, 1mm is asked for wiring of four, i.e., 0.25mm pitch, as a current technical demand, and 0.4mm or 0.3mm pitch is also actually performed in a tentative way.

[0005] Moreover, between the pins of IC pitch of the former [number / of circuit patterns / which it lets pass between the land patterns with which the components on the printed circuit board in which components are attached are attached], although it was three, letting five pass recently is performed. The gap of 0.1mm and patterns of the width of face of the circuit pattern at this time is about 0.154mm. Moreover, in the case of half pitch, the circuit pattern whose number was one conventionally has become two.

[0006] The appearance of the stacked type ceramic condenser which is a typical ceramic chip is shown in drawing 1 (a), and cross-section structure is shown in ** (b). This stacked type ceramic condenser consists of terminal electrodes 2 and 3 which covered the body 1 of a rectangular parallelepiped configuration, and 1 set of whole opposed faces of a body 1, and were formed. This body 1 It consists of the internal electrode 5-1 of six sheets which consists of conductor layers, such as Pd formed between the BaTiO₃-Nb₂O₅ system ceramic dielectric layer 4-1, and 4-2...4-7 and these dielectric layers, an Ag-

Pd alloy, and nickel, 5-2, 5-3 and 6-1, 6-2, and 6-3. The both ends of a rectangular parallelepiped configuration are covered and the terminal electrodes 2 and 3 are formed. An internal electrode 5-1, 5-2, and 5-3 are connected to the terminal electrode 2, an internal electrode 6-1, 6-2, and 6-3 are connected to the terminal electrode 3, parallel connection of the capacitor formed among internal electrodes 5 and 6 of this is carried out, and one capacitor is formed on the whole.

[0007] or [that the terminal electrodes 2 and 3 calcinate the conductive paint by which printing spreading was carried out on the calcinated ceramic body 1] -- or it is formed by fitting a metal plate in the calcinated ceramic body 1, and nickel plating is performed to the outside of these terminal electrodes 2 and 3, and in case a stacked type ceramic condenser is further mounted in a printed circuit board, in order to obtain good soldering, tinning or solder plating is performed.

[0008] Thus, when it fixes a ceramic chip to the printed circuit board which has the print pattern of narrow spacing, soldering becomes an important problem, when soldering by the flow-soldering method especially, the "solder bridge" to which the pattern which must not be connected by the solder fillet formed with the fused solder will be connected may be formed, and an unrestorable defective is made generated in such a case.

[0009] Drawing 3 explains the process in which a solder bridge is formed. The example of a process of the mixture mounting method mounted in both sides of a printed circuit board by making a chip and components with a lead intermingled was shown in drawing 3. The print pattern pads 21A and 21B which consist of copper foil etc. are formed in both sides (the Ath page of the printed circuit board 20 formed from the glass epoxy plate etc., and Bth page), and the lands 23A and 23B to which the lead of the lands 22A and 22B for soldering a chip to some pads 21A and 21B and components with a lead is soldered are formed. Lands 22A, 22B, and 23A and the solder resist 24A and 24B which prevents that solder adheres to parts other than 23B are formed among the print pattern pads 21A and 21B, and pad 21A and pad 21B are connected by the through hole 25.

[0010] The ultraviolet curing mold adhesives 26 for fixing a chip to introduction and the Ath page are applied to the components attaching position which is an upper field (a). Next, by making chip 1A adhere to adhesives 26, and irradiating (b) and ultraviolet rays 27, adhesives 26 are stiffened and (c) and a chip are pasted up. Thus, attachment of the chip of the Ath page is completed.

[0011] In order to attach a chip in the Bth page, a printed circuit board is turned over, the Bth page is made into the bottom, and the cream solder 28 and 28 is applied to (d) and the lands 22B and 22B of the Bth page. Next, chip 1B is made to adhere to the cream solder 28 and 28, and temporary immobilization of the chip is carried out (e). Thus, attachment of the chip of the Bth page is completed.

[0012] Thus, soldering of the Bth page in which the chip was attached is performed. The soldered joint section which this soldering is performed by the reflow soldering method which used infrared radiation 29, and cream solder fuses, and is shown by 30 and 30 is formed, and (f) and soldering of the Bth page are ended.

[0013] Termination of soldering of the Bth page inserts the lead wire 32 and 32 of the components 31 with a lead in through holes 25 and 25 from a Bth page side. Thus, attachment of the chip of the Ath page is completed (g).

[0014] Thus, although soldering of the Ath page in which chip 1A and the components 31 with a lead were attached is performed Unlike soldering of the Ath page, this soldering is performed by the flow-soldering method using a melting solder tub. When the melting solder of a solder tub contacts and adheres to the Ath page in which chip 1A and the components 31 with a lead were attached, the soldered joint sections 33 and 33, and 34 and 34 are formed, and soldering of the Ath page is completed.

[0015] Thus, although chips 1A and 1B and the components 31 with a lead are attached in a printed circuit board 20 by soldering, as shown in drawing 4 at this time, the solder fused also in tinning or the solder plating section given to the electrode terminal of a ceramic chip adheres, and when there are many amounts of that adhesion solder, flash and solder bridge 35A or 35B may be formed in the land which melting solder adjoins exceeding solder resist. It is very difficult to remove this solder bridge, and when especially the chip is mounted in high density, it is completely impossible. Therefore, the printed circuit board which the solder bridge produced must be discarded.

[0016] or [moreover, / that printing-apply and the terminal electrode of the conventional ceramic chip calcinates conductive paint at the edge of the ceramic body which the internal electrode was exposed and was calcinated] -- or it is formed by fitting a metal cap in the calcinated ceramic body 2. And since nickel plating is performed to a terminal electrode since a ceramic chip is mounted in a printed circuit board, a stacked type ceramic condenser 1 is further mounted in a printed circuit board and tinning or solder plating is performed, through the exposed internal electrode, there may be many production processes of a ceramic chip, plating liquid may invade into components in a plating process, and a poor product may be generated.

[0017]

[Summary of the Invention] In this application, when soldering to a printed circuit board, a solder bridge is not generated and the structure of a ceramic chip with a poor product being generated [little / there are few production processes and] is offered.

[0018] Therefore, it is made what limited the whole both ends of a ceramic chip only to the both ends of the vertical side where soldering is made from the wrap thing, and was formed in the terminal electrode of the front face of a ceramic chip in this invention, and an internal electrode is made into what is connected inside by the through hole from what is externally connected with an external electrode.

[0019] Thus, if constituted, generating of the solder bridge resulting from solder adhering to parts other than the soldering section of a terminal electrode will be lost. Moreover, since a terminal electrode is formed in a raw ceramic element assembly with a printing means and can be burned on coincidence at the time of ceramic baking, it becomes unnecessary [the process which can be burned in a terminal electrode]. And since a plating process is also unnecessary, in a plating process, plating liquid invades into components, and a poor product is not generated.

[0020]

[Example] Although drawing explains the example of the invention in this application, in this example, the ceramic condenser which is the most typical ceramic chip like the conventional example is shown. The appearance of the laminating ceramic chip capacitor which is the example of this invention is shown in drawing 2 (a), and cross-section structure is shown in ** (b). this -- a stacked type ceramic condenser -- drawing 1 -- being shown -- having had -- the former -- a stacked type ceramic condenser -- the same -- a rectangular parallelepiped -- a configuration -- a body -- 11 -- a body -- 11 -- the upper and lower sides -- an opposed face -- respectively -- forming -- having had -- a terminal -- an electrode -- 12 -- 12 -- ' -- and -- 13 -- 13 -- ' -- from -- constituting -- having -- **** .

[0021] This body 11 consists of the internal electrode 15-1 of six sheets which consists of conductor layers, such as Pd formed between the BaTiO₃-Nb₂O₅ system ceramic dielectric layer 14-1, and 14-2...14-7 and these dielectric layers, an Ag-Pd alloy, and nickel, 15-2, 15-3 and 16-1, 16-2, and 16-3. An internal electrode 15-1, 15-2, and 15-3 are connected to the terminal electrode 12 and 12' by the through hole 17, and an internal electrode 6-1, 6-2, and 6-3 are connected to the terminal electrode 3 by the through hole 17. Parallel connection of the capacitor formed among internal electrodes 15 and 16 of this is carried out, and one capacitor is formed on the whole.

[0022] The soldering condition at the time of using the ceramic chip of the invention in this application in the mixture mounting method shown in drawing 3 is shown in drawing 5 . Also in this drawing, the ceramic chips 10A and 10B and the components 31 with a lead are attached in a printed circuit board 20 by soldering like drawing 3 . Since the soldering approach, i.e., the reflow soldering method, and the flow soldering method which are performed at this time are the same as the case of drawing 3 , the soldering condition of the components 31 with a lead does not change.

[0023] the electrode terminal 12 of the ceramic chips 10A and 10B of this invention, 12', and 13 and 13 -- ' -- the electrode terminals 2 and 3 of the conventional ceramic chips 1A and 1B -- the ceramic chip 1 -- it is formed only in the part in which soldering is made to having covered the whole edge of A and AB. [however,] Therefore, the solder layers 36A, 36A, 36B, and 36B are formed only in the part in which soldering is made, and solder does not adhere to the other field. Therefore, it is not said that a flash and a solder bridge are formed in the land which there are many amounts of adhesion solder and melting solder adjoins exceeding solder resist like the conventional thing. Moreover, there is also little

consumption of solder.

[0024] And formation of an electrode terminal is printed to a raw ceramic element assembly, and since it can be burned on coincidence and can form when calcinating a ceramic, the process calcinated since an electrode terminal can be burned like the conventional thing becomes unnecessary. Moreover, when it constitutes so that an internal electrode may not be exposed to the periphery of a ceramic chip, there is no generating of the poor product by plating liquid invading into components through the internal electrode exposed to the terminal electrode like the conventional thing in the process which performs nickel plating.

[0025] A chip capacitor is mentioned as an example about the production process of this invention ceramic chip by drawing 6, and it explains. introduction -- resin -- a film -- a top -- (-- g --) -- being shown -- as -- the exterior -- an electrode -- 12 -- ' -- and -- 13 -- ' -- becoming -- conductive coating material -- printing. The ceramic green sheet 14-3 is formed so that the through hole 19-3 as moreover shown in (f), and 20-3 may be formed. As shown in (e), a through hole 20-3 is filled up with the conductive paste used as a conductor 18-2. In addition, a through hole 19-3 is also filled up with conductive paste. Furthermore, the conductive coating material used as an internal electrode 15-1 is printed on the ceramic green sheet 14-3. The ceramic green sheet 14-2 is formed so that the through hole 19-2 as moreover shown in (d), and 20-2 may be formed. While filling up a through hole 19-2 with conductive paste 17-1, the conductive coating material used as an internal electrode 16-1 is printed on the ceramic green sheet 14-2. As shown in (c), a through hole 19-2 is filled up with the conductive paste used as a conductor 17-1. In addition, a through hole 20-2 is also filled up with conductive paste. Furthermore, the conductive coating material used as an internal electrode 16-1 is printed on the ceramic green sheet 14-2. The ceramic green sheet 14-1 is formed so that the through hole 19-1 as moreover shown in (b), and 20-1 may be formed. While filling up a through hole 19-1 and 20-1 with the conductive paste used as a conductor, the conductive coating material which serves as the external electrodes 12 and 13 on ceramic green sheet 14-1 as shown in (a) is printed.

[0026] In making [many] the number of laminatings, it repeats the process of (f) - (c). Thus, the formed raw ceramic chip element assembly is calcinated after cutting and drying. The conductive paste with which the through hole was filled up by this baking is united, a conductor is formed, and ceramics are united while this conductor, an internal electrode, and an external electrode are connected electrically. In addition, generating of the solder bridge in soldering is more effectively controlled by constituting the rim section of internal electrodes 15 and 16 so that the rim section of a ceramic green sheet may not be touched. Moreover, a through hole is formed in the direction of a shorter side as greatly as oblong possible in order to take a large lap area with an internal electrode small [direct current resistance / of connection / the certainty and direct current resistance].

[0027] The case where the invention in this application was applied to a chip capacitor in the example explained above was explained. However, also in other ceramic chips, such as a chip resistor, a chip inductor, and a chip filter, the problem of the solder bridge at the time of mounting, the problem of a routing counter, and the problem of plating liquid exist. Therefore, it cannot be overemphasized that the invention in this application can be applied also to these ceramic chips. Moreover, a green sheet can also be used although the internal electrode was formed by print processes in the example explained above.

[0028]

[Effect of the Invention] As explained above, when soldering to a printed circuit board, a solder bridge is not generated, the ceramic chip of the invention in this application has few production processes, and it is rare to generate a poor product. In addition, effectiveness which is described below can be acquired. Since a through hole is formed at a laminating process and the conductor is formed using this through hole, positive connection between an external electrode and an internal electrode is made, and the danger of an open circuit is small. There is little consumption of a pewter, and since there is no possibility that a pewter may go up upwards, deflection stress is borne. Since an external electrode is calcinated by coincidence in case it calcinates a ceramic body, its printing-printing process only for external electrode formation is unnecessary. Moreover, since nickel plating is also unnecessary, there are few routing counters.

[Translation done.]